

RECORDER

Publication number: JP2003094770

Publication date: 2003-04-03

Inventor: NAKAGAWA YOSHIHIRO

Applicant: CANON KK

Classification:

- international: **B41J29/38; G06F1/26; G06F1/32; G06F3/12; B41J29/38; G06F1/26; G06F1/32; G06F3/12; (IPC1-7): B41J29/38; G06F1/26; G06F1/32; G06F3/12**

- European:

Application number: JP20010287358 20010920

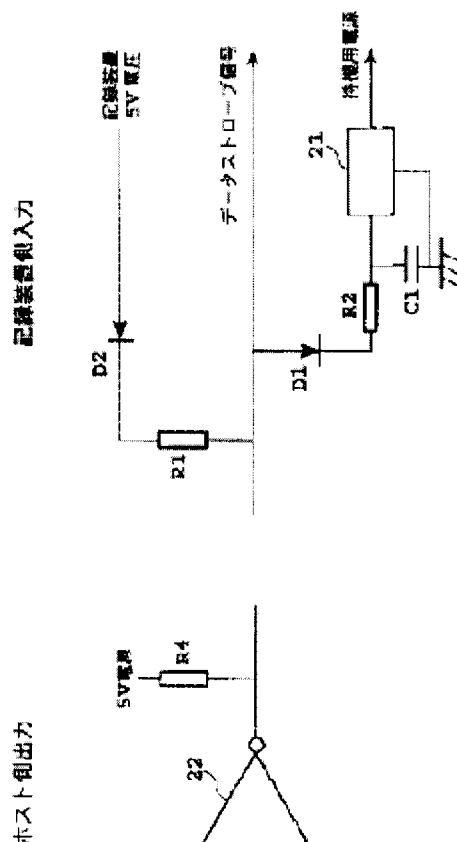
Priority number(s): JP20010287358 20010920

Report a data error here

Abstract of JP2003094770

PROBLEM TO BE SOLVED: To provide a recorder in which power consumption can be reduced in waiting mode (power off state).

SOLUTION: A capacitor C1 provided at an interface section 3 is charged with a voltage being applied from a host computer. At the time of waiting mode, waiting power stored in the capacitor C1 is supplied to a CPU or various memories required for receiving a command from the host computer thus conducting them constantly. Furthermore, a solar cell is provided and the power therefrom is utilized as the waiting power.



Data supplied from the **esp@cenet** database - Worldwide

[0021] However, even when the whole recording device is in a power-off condition, the part in a recording device must always be energized. That is, when a record command and image data have been transmitted from the host computer in the state of power-off, the function of the interface controller section 4 and MCU1 other than the interface section 3 must be activated so that the signal can be received certainly. Then, it is not from the power source of a recording device own [conventional] about supply of the power to the part which must be made to energize also in the state of power-off, and carries out by [as being the following] with this operation gestalt.

[0022] A recording device is in the condition of connecting with the host computer by which power-on was carried out, as above-mentioned. Therefore, constant-rate impression of the electrical potential difference by the side of a host computer will always continue being carried out via an interface cable at the signal terminal of the interface section 3 of a recording apparatus. For example, when the connection method of a recording device and a host computer is a typical parallel interface, the electrical potential difference near 5V will continue being impressed to the signal terminal of the interface section 3. It considers

that this is high-level logically. With this operation gestalt, the electric power supply of a power-off condition is performed using this electrical potential difference impressed.

[0023] First, the power of the specified quantity is created by the circuit in the interface section 3 using the electrical potential difference impressed from the host computer side, and it is accumulated. And also in the condition that the electrical potential difference of other parts has fallen, the function of the part is activated within a recording device by supplying the power created and accumulated in the interface section 3 only to the interface controller section 4 and MCU1.

[0024] However, in order to reduce power consumption further, MCU1 at this time shall be programmed beforehand to shift to sleeping. In sleeping, since the power consumption declines remarkably, actuation of it is attained with very small power. Furthermore, since the interface controller section 4 is arranged in the control section 2, in the state of power-off, clock supply into other parts, such as a control section 2, is stopped. thus, the thing extremely suppressed for power consumption -- the

interface section 3, MCU1, and the interface controller section 4 -- what totaled the power consumption in each power-off condition will be in the condition which can sufficiently be driven with the power created from the interface signal from a host computer.

[0025] Next, an example which creates the power of the specified quantity from the electrical potential difference impressed to the signal terminal of the interface section 3 from the above-mentioned host computer is explained concretely.

[0026] Drawing 2 is drawing showing an example of the electrical circuit of the interface section.

[0027] By the signal from a host computer, in the signal and this example from which a recording apparatus becomes high-level at the time of standby, if a data strobe signal is inputted, a capacitor C1 will store electricity via the diode D1 for antisuckbacks, and the current-limiting resistance R2. The electrical potential difference which the capacitor C1 stored electricity is low-battery-ized by the regulator 21, and is supplied to MCU1 and the interface controller section 4 as power for power-off.

[0028] If a record command and image data are inputted from a host computer when standing by in the state of such power-off, the interface controller section 4 will generate an interrupt signal to MCU1 at the same time it holds the contents of the received data or the command. MCU1 transmits the signal to which starting outputted to a power supply section 5 from the I/O Port of opposite Perilla frutescens (L.) Britton var. crispa (Thunb.) Decne. is urged while shifting to a normal operation condition from sleeping, if the interrupt signal from the interface controller section 4 is received. Start [the power supply section 5 which received the seizing signal / switching operation], it begins to supply sufficient power for record actuation. When an electric power supply is performed from a power supply section 5, it is made for the usual record actuation of MCU1 to be attained by performing the electric power supply to a clock into all the parts of a control section 2, while performing the electric power supply to all parts in a recording device.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-94770
(P2003-94770A)

(43) 公開日 平成15年4月3日 (2003.4.3)

(51) Int.Cl. ⁷	識別記号	F I	テームト* (参考)
B 4 1 J	29/38	B 4 1 J	29/38
G 0 6 F	1/26	G 0 6 F	3/12
	1/32		1/00
	3/12		3 3 2 B
			3 3 0 B
			3 3 0 F
審査請求 未請求 請求項の数 7 O L (全 6 頁)			

(21) 出願番号 特願2001-287358(P2001-287358)

(22) 出願日 平成13年9月20日 (2001.9.20)

(71) 出願人 000001007

キヤノン株式会社
東京都大田区下丸子3丁目30番2号

(72) 発明者 中川 義弘

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 100077481

弁理士 谷 義一 (外1名)

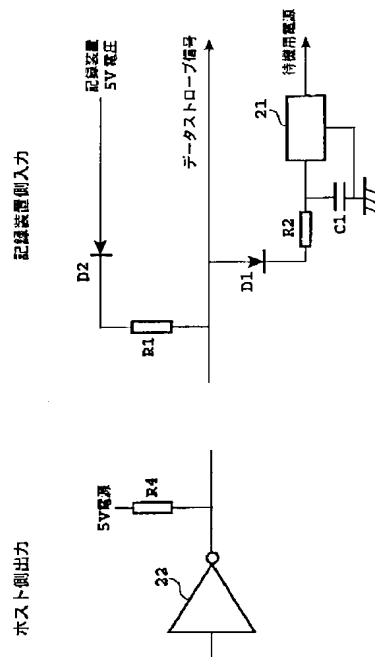
Fターム(参考) 2C061 AP01 HH11 HT03 HT07 HT13
5B011 DA01 DA11 DB02 EA10 EB08
LL06 LL13
5B021 AA01 MM02

(54) 【発明の名称】 記録装置

(57) 【要約】

【課題】 待機モード（パワーオフ状態）での電力消費を削減する記録装置を提供する。

【解決手段】 ホストコンピュータから印加される電圧を、インターフェース部3に設けたコンデンサC1に蓄電する。待機モードの時は、コンデンサC1に蓄電された待機用電力を、ホストコンピュータからの指令を受信する上で必要なCPUや各種メモリに供給することにより、これらを常時通電させておくことができる。また、太陽電池を設けて、この太陽電池からの電力を待機電力として利用する。



【特許請求の範囲】

【請求項1】 ホストコンピュータから送信される画像データにより記録を行う記録装置であって、電力消費を抑えた待機モードと、記録動作を実行可能な記録モードとを具える記録装置において、

待機モード時には、記録用電力供給源からの電力供給を遮断する待機モード切り換え手段と、

ホストコンピュータとの接続部分に印加される電圧を利用して待機用電力を作成する待機用電力作成手段とを具え、

前記待機モードにおいて通電を必要とする部位へは、前記待機用電力作成手段が作成した電力が供給されることを特徴とする記録装置。

【請求項2】 前記待機用電力作成手段は、ホストコンピュータとのケーブル接続を行う接続端子に印加される電圧を利用して待機用電力を作成することを特徴とする請求項1に記載の記録装置。

【請求項3】 前記ホストコンピュータとのインターフェースはパラレルインターフェースであることを特徴とする請求項2に記載の記録装置。

【請求項4】 前記ホストコンピュータとのインターフェースはUSBであることを特徴とする請求項2に記載の記録装置。

【請求項5】 前記待機モード切り換え手段は、ホストコンピュータからのデータ受信から所定時間が経過すると待機モードと判断し、記録用電力供給源からの電力供給を遮断することを特徴とする請求項1に記載の記録装置。

【請求項6】 前記記録用電力供給源は、AC電源であることを特徴とする請求項1または5に記載の記録装置。

【請求項7】 ホストコンピュータから送信される画像データにより記録を行う記録装置であって、電力消費を抑えた待機モードにおいて、前記ホストコンピュータからの画像データを受信すると前記待機モードから記録動作を実行可能な記録モードに変化する記録装置において、

待機モード時には、外部電力供給源からの電力供給を遮断する待機モード切り換え手段と、

太陽電池を利用して待機用電力を作成する待機用電力作成手段とを具え、

前記待機モードにおいて通電を必要とする部位へは、前記待機用電力作成手段が作成した電力が供給されることを特徴とする記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は記録装置に関し、詳しくは、パワーオフ状態においてホストコンピュータからデータを受信することにより記録装置自身を起動して記録動作を開始する、いわゆる自動パワーオン制御を行

うことが可能な記録装置に関するものである。

【0002】

【従来の技術】記録装置は、パーソナルコンピュータなどのホストコンピュータにケーブルなどを介して接続されている場合が多い。そして、通常、ホストコンピュータで作成された記録データが記録装置側へ送信され、この送信された記録データを基にして記録動作が行われる。

【0003】このように、記録装置は主にホストコンピュータからの記録指令及び記録データを受けたときに作動し、他の時間は、回復処理などを行う以外は待機状態となる。この待機状態では記録装置内の各稼働部がパワーオフ状態で待機し、ホストコンピュータからの記録データを受信すると、記録装置自らが起動して記録動作を開始するという自動パワーオン制御を具えた記録装置も提供されている。この自動パワーオン制御を用いれば、いったん、記録装置とホストコンピュータとを接続しておくだけで、ユーザーが使用時にいちいち記録装置のパワーキーを押して起動を行わずに済むので非常に便利である。さらに、最近ではユーザの操作を必要とするパワーキーやパワーオンを示すランプなどすら存在しない記録装置も存在している。

【0004】しかしながら、このような自動パワーオン制御を具えた記録装置は、パワーオフ状態では全く電力を消費しないというわけではなく、実際には、パワーオフ状態でもわずかではあるが電力を消費している。つまり、ホストコンピュータからのデータの受信を検知し、それが有効データか否かを判断し、さらに記録の是非を判断するために、制御ロジックの一部を常に活性化しておく必要がある。従ってデータ受信及び装置の基本制御に要する部分への電力供給が常に行われており、この電力は記録装置自身の電源よりごくわずかではあるが取り出されていた。

【0005】

【発明が解決しようとする課題】しかしながら、記録装置が実際に記録動作を行っている時間は全体から見ればごくわずかで、ほとんどが待機またはパワーオフの状態の時間である。したがって、パワーオフ状態での電力使用量は、数値自体は小さくても累計すると無視できない量となり、その分無駄な電力を消費させていることになる。

【0006】本発明はこのような従来の問題を鑑みてなされたものであり、待機状態での電力消費を削減する記録装置を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明の記録装置は、ホストコンピュータから送信される画像データにより記録を行う記録装置であって、電力消費を抑えた待機モードと、記録動作を実行可能な記録モードとを具える記録装置において、待機モード時には、記録用電力供給源から

10

20

30

40

50

の電力供給を遮断する待機モード切り換え手段と、ホストコンピュータとの接続部分に印加される電圧を利用して待機用電力を作成する待機用電力作成手段とを具え、前記待機モードにおいて通電を必要とする部位へは、前記待機用電力作成手段が作成した電力が供給されることを特徴とする。

【0008】また、ホストコンピュータから送信される画像データにより記録を行う記録装置であって、電力消費を抑えた待機モードにおいて、前記ホストコンピュータからの画像データを受信すると前記待機モードから記録動作を実行可能な記録モードに変化する記録装置において、待機モード時には、外部電力供給源からの電力供給を遮断する待機モード切り換え手段と、太陽電池を利用して待機用電力を作成する待機用電力作成手段とを具え、前記待機モードにおいて通電を必要とする部位へは、前記待機用電力作成手段が作成した電力が供給されることを特徴とする。

【0009】以上の構成によれば、待機モードの時は、ホストコンピュータから印加される電圧または太陽電池を利用して作成された待機用電力を用いて、ホストコンピュータからの指令を受信する上で必要なCPUや各種メモリを常時通電させておくことができる。

【0010】

【発明の実施の形態】本発明の実施形態について、以下に図面を参照して説明する。

【0011】（実施形態1）図1は記録装置の電気的構成を示すブロック図である。

【0012】記録装置は、パーソナルコンピュータなどのホストコンピュータに接続されており、ホストコンピュータから送られる画像データを基に記録媒体へ記録を行う。

【0013】1はマイクロコントローラユニット（以下MCUと略す）であり、CPUと、CPUで行われる各種制御の制御プログラムを内蔵するROM、ワークエリアに使用されるRAM、タイマ、I/Oなどを具えている。記録装置の基本的制御を行う。

【0014】2は制御部であり、MCU1に接続され、DMA、DRAMコントローラ、I/Oなどの機能ブロックを含む。

【0015】3はインターフェース部であり、ホストコンピュータと各種データの送受信を行う。

【0016】4はインターフェースコントローラ部であり、制御部2に含まれ、インターフェース部3との信号の送受信をつかさどる。

【0017】5は電源部であり、MCU1によって、電源のオンオフが制御されている。

【0018】なお、不図示の記録部及び記録媒体搬送部は、既存のいかなる形態であってもよい。例えば、インクジェット記録方式や、レーザー方式であってもよい。さらにインクジェット記録方式の場合、インクの吐出方

法はバブルジェット（登録商標）方式、ピエゾ方式やその他のいかなる方式であってもよい。また、記録ヘッドはシリアル方式でもフルライン方式でもよい。また、記録媒体搬送部は、既存のいかなる形態を用いてもよい。

【0019】記録装置は電源が入れると、パワーオン状態となる。ホストコンピュータから記録の指令及び画像データがインターフェース部3を介して入力されると、MCU1は不図示の各駆動部に対して駆動指令を出し、記録動作が行われる。

【0020】一方、ホストコンピュータからの記録指令及び画像データがないときには待機状態にしなければならない。ホストコンピュータから記録指令及び画像データが一定時間以上記録装置に送られてこない場合は、タイマを作動させ、経過時間を計数する。そして、その経過時間がMCU1に随時送られ、MCU1は経過時間が予め定めた所定時間を過ぎると、当分記録指令は入力されないと判断し、I/Oポートを介して電源部5の発振を停止させる。電源部5の発振を停止すると電圧出力が停止されるので、記録装置全体がパワーオフ状態となる。このように、待機状態では装置全体をパワーオフ状態にして待機する。

【0021】しかしながら、記録装置全体がパワーオフ状態のときでも、記録装置内の一部分は常に通電しておかなければならない。すなわち、パワーオフ状態でホストコンピュータから記録指令及び画像データが送信されてきたとき、その信号を確実に受信することができるように、インターフェース部3の他にインターフェースコントローラ部4及びMCU1の機能は活性化させておかねばならない。そこで、パワーオフ状態でも通電させておかねばならない部分への電力の供給を、従来の記録装置自身の電源からではなく、本実施形態では以下のようにして行う。

【0022】前述の通り、記録装置はパワーオンされたホストコンピュータと接続されている状態にある。したがって、記録装置のインターフェース部3の信号端子にはインターフェースケーブルを経由してホストコンピュータ側の電圧が常に一定量印加され続けることになる。例えば、記録装置とホストコンピュータとの接続方法が代表的なパラレルインターフェースの場合、インターフェース部3の信号端子には、5Vに近い電圧が印加され続けることになる。これは論理的にハイレベルとみなされる。本実施形態ではこの印加される電圧を利用してパワーオフ状態の電力供給を行う。

【0023】まず、ホストコンピュータ側から印加された電圧を利用してインターフェース部3内の回路により所定量の電力を作成し、それを蓄積する。そして、インターフェース部3で作成、蓄積された電力をインターフェースコントローラ部4及びMCU1にのみ供給することにより、記録装置内で他の部分の電圧は落ちている状態においても、その部分の機能は活性化されるようにす

る。

【0024】しかしながら、さらに消費電力を削減するために、この時のMCU1はスリープ状態に移行するように予めプログラムされているものとする。スリープ状態では、その消費電力は著しく低下するので、微少な電力で動作可能となる。さらに、インターフェースコントローラ部4は制御部2内に配置されているので、パワーオフ状態では、制御部2など他の部分へのクロック供給を停止させる。このようにして消費電力を極めて抑えることにより、インターフェース部3、MCU1、インターフェースコントローラ部4それぞれのパワーオフ状態での消費電力を合計したものは、ホストコンピュータからのインターフェース信号から作成される電力で充分駆動可能な状態となる。

【0025】次に、前述のホストコンピュータからインターフェース部3の信号端子に印加される電圧から所定量の電力を作成する一例を具体的に説明する。

【0026】図2は、インターフェース部の電気回路の一例を示す図である。

【0027】ホストコンピュータからの信号で、記録装置が待機時にはハイレベルとなる信号、本例ではデータストロブ信号が入力されると、逆流防止用ダイオードD1、電流制限抵抗R2を経由してコンデンサC1に蓄電される。コンデンサC1に蓄電された電圧はレギュレータ21により低電圧化され、パワーオフ用の電力としてMCU1およびインターフェースコントローラ部4へ供給される。

【0028】このようなパワーオフ状態で待機している際に、ホストコンピュータから記録指令及び画像データが入力されると、インターフェースコントローラ部4は、受信したデータまたはコマンドの内容を保持すると同時に、MCU1に対し割り込み信号を発生する。MCU1はインターフェースコントローラ部4からの割り込み信号を受信すると、スリープ状態から通常動作状態に移行するとともに、電源部5に対しそのI/Oポートから出力される起動を促す信号を送信する。起動信号を受けた電源部5はスイッチング動作を開始し、記録動作に十分な電力の供給を始める。電源部5から電力供給が行われると、MCU1は、記録装置内すべての部分への電力供給を行うと共に、制御部2のすべての部分にクロックへの電力供給を行うことにより通常の記録動作が可能となるようにする。

【0029】なお、インターフェースコントローラ部4に保持されたデータまたはコマンドは、インターフェースコントローラ部4が以後受信するホストコンピュータからのデータとともに記録される。

【0030】このようにパワーオフ状態での消費電力を、記録装置自身のAC電源から供給されるのではなく、ホストコンピュータからの電圧を利用することにより、記録装置自体の消費電力を限りなく0に近づけるこ

とができる。

【0031】なお、本実施形態ではパラレルインターフェースでの例を説明したが、USB等、インターフェース自体に電源を備え電力供給を可能としているものにも応用可能なことは勿論である。

【0032】(実施形態2)実施形態1ではパワーオフ時にMCU1、インターフェース部3、インターフェースコントローラ部4を通電するための電力をホストコンピュータから供給する形態としているが、本実施形態ではパワーオフ時の必要電力を太陽電池から供給するものとする。

【0033】図3は、本実施形態の記録装置の電気的構成を示すブロック図である。

【0034】MCU1、制御部2、インターフェース部3、インターフェースコントローラ部4、電源部5は実施形態1と同様である。これらの他に、さらに、本実施形態では、太陽電池部6を具える。

【0035】太陽電池部6は、MCU1、インターフェース部3、インターフェースコントローラ部4のみに電力を供給できるような配線となっている。通常時、記録装置の周囲に存在する光源から起電力を発生し、その電圧から電力を作成し蓄電する。そして蓄電した電力をパワーオフ時に前記MCU1、インターフェース部3、インターフェースコントローラ部4に供給する。

【0036】記録装置のパワーオン状態からパワーオフ状態への切り換えは、実施形態1と同様で、ホストコンピュータからコマンドやデータが送信されてこなくなつてから所定時間経過した後に行われる。

【0037】パワーオフ状態に切り替わると、太陽電池からの電力が供給され、MCU1、インターフェース部3、インターフェースコントローラ部4の機能のみが活性化された状態となる。なお、パワーオフ状態では、実施形態1と同様に、MCU1はスリープ状態へ移行するようになっている。また、インターフェースコントローラ部4も実施形態1と同様に、他の部分のクロックへの電力供給は停止する。したがって、パワーオフ状態でのMCU1、インターフェース部3、インターフェースコントローラ部4の消費電力の合計は非常に少ないものになり、太陽電池部6で作成される電力でも十分に動作可能な状態となる。

【0038】図4は、太陽電池から電力を作成する部分を示す回路図である。

【0039】41は太陽電池、D1は逆流防止ダイオード、R1は太陽電池から取り出す電流の制限抵抗、C1は太陽電池からの電流を蓄えるコンデンサ、42はコンデンサC1に蓄積される電圧を変換定電圧化するレギュレータである。

【0040】このようにして太陽電池から供給された電力がパワーオフ状態のMCU1、インターフェース部3、インターフェースコントローラ部4に供給される。

【0041】そして、実施形態1と同様に、ホストコンピュータから記録指令及び画像データが入力されると、インターフェースコントローラ部4は、受信したデータまたはコマンドの内容を保持すると同時に、MCU1に対し割り込み信号を発生する。MCU1はインターフェースコントローラ部4からの割り込み信号を受信すると、スリープ状態から通常動作状態に移行するとともに、電源部5に対しそのI/Oポートから出力される起動を促す信号を送信する。起動信号を受けた電源部5はスイッチング動作を開始し、記録動作に十分な電力の供給を始める。電源部5から電力供給が行われると、MCU1は、記録装置内すべての部分への電力供給を行うと共に、制御部2のすべての部分にクロックへの電力供給を行うことにより通常の記録動作が可能となるようにする。

【0042】なお、電力源である太陽電池は周囲の光量にその起電力が依存しているが、記録装置が使用される環境は、通常、明るい環境で行われるので光源には不自由しない。さらに、パワーオフ状態での消費電力は非常に微少であるので、太陽電池から取り出される電流値を非常に小さく抑えることが可能となり、光源が蛍光灯などであっても、十分な電力供給が可能となる。

【0043】

【発明の効果】以上説明したように、本発明を用いるこ*

＊とにより、自動パワーオン機能をもつ記録装置においてパワーオフ状態での消費電力を非常に微少に抑えることが可能となるので、記録装置の消費電力を削減することができる。

【0044】また、電力源であるホストコンピュータや太陽電池に対しても、記録装置内の必要最小限な部分のみを活性化させ、取り出す電流値を非常に小さく抑えるので、負担を軽くすることができる。

【図面の簡単な説明】

【図1】記録装置の電気的構成を示すブロック図である。

【図2】インターフェース部の電気回路の一例を示す図である。

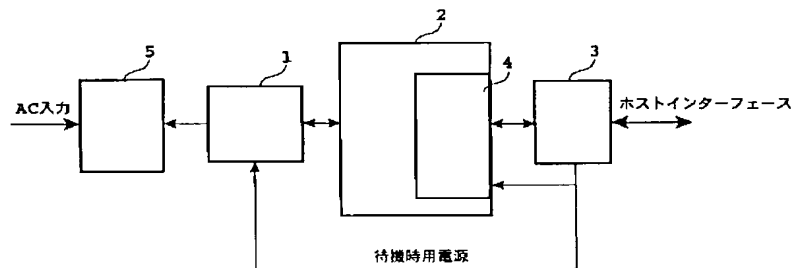
【図3】記録装置の電気的構成の他の例を示すブロック図である。

【図4】太陽電池から電力を作成する部分を示す回路図である。

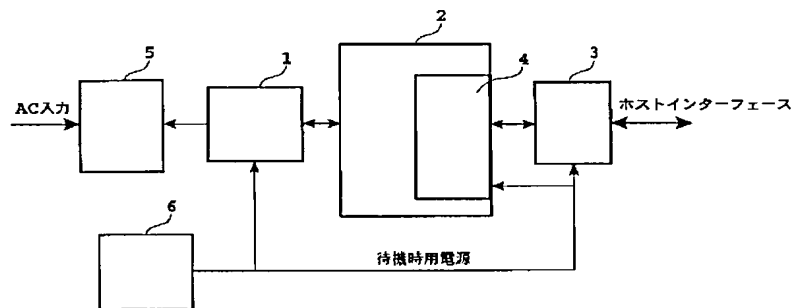
【符号の説明】

- 1 MCU
- 2 制御部
- 3 インターフェース部
- 4 インターフェースコントローラ部
- 5 電源部
- 6 太陽電池部

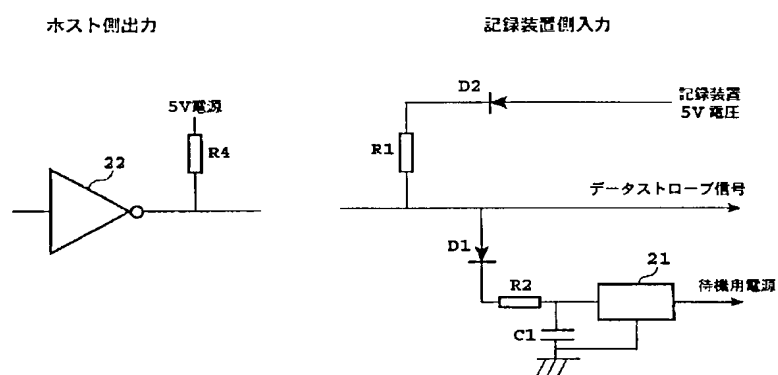
【図1】



【図3】



【図2】



【図4】

